Septembre 2010, ESIEE Paris

IF5-PAR

TP : Architecture et parallélisme Implémentation optimisée d'une application sur un système multi-processeur

Remarque : l'évaluation du TP sera basée sur le rapport rendu. La date de la remise du rapport est le 7 octobre 2010.

Partie 1 : Prise en main des outils de développement

A l'aide du logiciel VNC viewer (ou un autre logiciel d'accès à un bureau distant), connectez-vous à un compte local sur le Blade center. Le nom du compte et le mot de passe vous seront communiqués en TP.

A l'aide de la commande scp (ou pscp), transférez le fichier tp-cell.zip. Effectuer l'extraction de son contenu dans le Desktop de votre compte utilisateur sur le Blade center (les fichiers seront effacés à la fin du TP!).

Le premier objectif de cette première partie est de comprendre la structure des répertoires et les Makefiles qui vous sont mis à disposition. Deuxième objectifs est de comprendre l'ordre de la compilation, ses options et le passage des options au compilateur.

1. Dans le répertoire tp1 :

- a. Regarder la structure du répertoire et les fichiers présents. Comment est organisé le contenu de ce répertoire en fonction du contenu des fichiers présents ?
- b. Regarder la structure des Makefiles pour compiler les programmes des spu et ppu. Quelle est l'ordre de la compilation ? Exécutez la commande « make » et lancez le programme « simple ». décrivez le fonctionnement du programme.

Partie 2 : Parallélisations d'un opérateur de traitement d'image

1. Dans le répertoire tp2.

- a. Avant de compiler et exécuter, analyser les sources du programme, que faitil ? Comment sont alloués les images ?
- b. Mesurez le temps d'exécution, sur trois images de tailles différentes, et de manière la plus précise possible, la partie du programme correspondante au calculs du seuillage. Présentez les résultats sous forme d'un tableau et d'un graphe.

2. Dans le répertoire tp3.

a. Comment sont alloués les images ? Comment sont organisées les données (images) et comment sont exécutés des calculs ? Quelle est l'accélération

théorique attendue?

- b. Mesurez le temps d'exécution, sur trois images de tailles différentes, et de manière la plus précise possible, la partie du programme correspondante au calculs du seuillage. Présentez les résultats sous forme d'un tableau et d'une courbe dans le même graphe que l'exercice précédant.
- c. Calculez le speedup et présentez le sous forme d'un tableau et d'un graphe. Commentez les résultats obtenus, confirment-ils les hypothèses d'accélération attendue ?

3. Dans le répertoire tp4.

- a. Représentez graphiquement (organigramme) à haut niveau le processus du contrôle de la distribution des calculs.
- b. Mesurez et évaluez les performances obtenues avec cette version sur deux images de tailles différentes (VGA et HD). Présentez les résultats sous forme des tableaux et des graphes pour 1,2,3,4,5,6 et 8 SPU. Calculez le speedup, prézentez-le sous forme des tableaux et des courbes. Commentez les résultats obtenus.
- c. Proposez et mettez en œuvre une méthode qui vous permets de mettre en évidence le surcout lié avec des communications entre les processeurs et la mémoire. Mettez les résultats sous forme d'un tableau et d'un graphe.

Proposez et implémentez une optimisation de cette implémentation. Par exemple, une possibilités parmi les suivantes pourrait être étudiée – le transfert DMA par des blocks de données plus larges ou implémentation SIMD des calculs sur le SPU.

Pour allez plus loin

Effectuer la distribution des calculs dans le cas du filtre moyenne.